

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-128685

(43)Date of publication of application : 19.05.1995

(51)Int.Cl.

G02F 1/136

G02F 1/133

G02F 1/1335

H01L 29/786

(21)Application number : 05-275732

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 04.11.1993

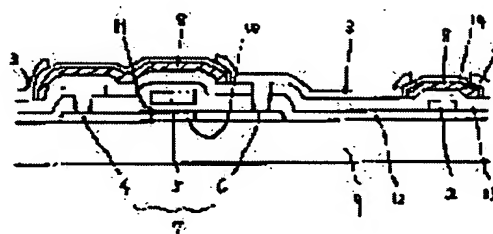
(72)Inventor : MATSUO MUTSUMI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To obtain a high opening rate without crosstalks and higher fineness without impairing display quality and reliability by arranging a light shielding black matrix on an active matrix substrate via interlayer insulating films layer between pixel electrode layers and source wiring layers, impressing a specific potential thereto, shielding source lines and forming storage capacitance of these insulating films and pixel electrodes.

CONSTITUTION: The black matrix 8 is arranged on the active matrix substrate 9. The black matrix 8 is maintained at the specific potential so as not to adversely affect the display by the pixel electrodes 3 and is arranged on the side lower than the pixel electrode layers via the insulating film layer 14. The source lines 2 are shielded via the insulating film layers 13 by the black matrix 8 in order to eliminate the unequal voltage-transmittance in the vertical direction and crosstalks by the capacitance coupling of the pixel electrodes 3 and the source layers 2. On the other hand, the storage capacitances are formed for every pixel electrode 3 by the insulating layers 14 on the black matrix 8.



LEGAL STATUS

[Date of request for examination] 08.03.1999

[Date of sending the examiner's decision of rejection] 19.06.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3267011

[Date of registration] 11.01.2002

[Number of appeal against examiner's decision of rejection] 2001-12775

[Date of requesting appeal against examiner's] 19.07.2001

This Page Blank (uspto)

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Copyright (C); 1998,2003 Japan Patent Office

This Page Blank (uspto)

第 92136719 号
初審(訴願)引証附件
再審

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-128685

(43) 公開日 平成7年(1995)5月19日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0			
1/139	5 5 0			
1/1335				
H 0 1 L 29/786		9058-4M	H 0 1 L 29/ 78 3 1 1 A	
			審査請求 未請求 請求項の数4 O L (全 8 頁)	

(21) 出願番号 特願平5-275732

(22) 出願日 平成5年(1993)11月4日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 松尾 睦

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

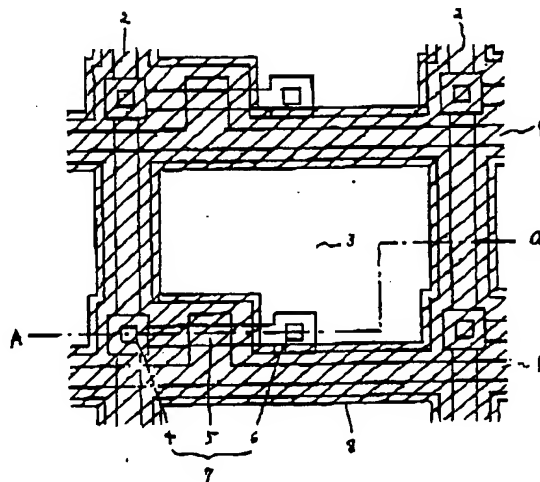
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】ブラックマトリクスをアクティブマトリクス基板側に配置し、ソース線電位によるクロストークを低減し、画素保持容量の大きな高開口率のパネルを実現する。

【構成】遮光性ブラックマトリクスをアクティブマトリクス基板上で、画素電極層とソース線層の間に層間絶縁膜を介して配置し、特定電位を印可することで、ソース線をシールドし、かつ、画素電極とで蓄積容量を形成する。



(02)

特開平7-128685

1

2

【特許請求の範囲】

【請求項1】複数本のソース線と複数本のゲート線により、格子状に区画形成され、前記データ線およびゲート線に導電接続するソース及びゲートを備える薄膜トランジスタと、前記薄膜トランジスタのドレインに導電接続する画素電極とを有するアクティブマトリクス基板と前記基板に平行配置する対向基板に液晶を挟持してなる液晶表示装置において、少なくとも前記ソース線の大部分を層間絶縁膜Aを介して被覆する配線層を形成し、特定電位を印可すると共に、前記配線層を層間絶縁膜Bで被覆し、その上に画素電極の一部を重ねて形成し、前記配線層とて保持容量を形成することを特徴とする液晶表示装置。

【請求項2】請求項1において、前記配線層は、遮光性を有し、画素電極に沿った窓明けパターンで連結されたブラックマトリクスで構成されていることを特徴とする液晶表示装置。

【請求項3】請求項1において、層間絶縁膜Bは、前記配線層の酸化膜からなることを特徴とする液晶表示装置。

【請求項4】請求項1において、配線層の特定電位を対向電極電位と同一とすることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置のアクティブマトリクス基板の構造に関する。

【0002】

【従来の技術】代表的な液晶表示装置においては、画像信号を供給するデータ線および走査信号を伝達するゲート線が格子状に配置されて、各画素領域が区画形成された一方側の透明基板と、共通電極が形成された他方側の透明基板との間に液晶が封入されており、共通電極と各画素領域の画素電極との間に印加される電位を制御して、画素領域毎の液晶の配向状態を変えようになっている。このような液晶表示装置においては、その画素毎の表示の精彩度を高めるために、共通電極が形成された他方側の透明基板に画素領域間の境界領域に対応して遮光性のブラックマトリクスが形成されており、この画素領域間の境界領域にブラックマトリクスが位置するように2枚の透明基板を対向させている。ここで、各画素領域間の境界領域とブラックマトリクスとの間に位置ずれが発生していると、表示の品質が低下してしまうため、ブラックマトリクスの幅にマージンをもたせて、上述の位置ずれが発生することを防止している。ブラックマトリクスの幅をマージンをもつように広げておくことは、画素領域における開口率（表示可能な領域の面積比）の低下を招来し、表示品質の向上を妨げるという問題点がある。そこで、マトリクスアレイが形成された透明基板の側にブラックマトリクスを形成しておくことによ

て、画素領域間の境界領域とブラックマトリクスの位置ずれを防止し、ブラックマトリクスの幅を必要最小限の幅に設定可能とすることが提案されている。

【0003】図4は、ブラックマトリクスを有したマトリクスアレイの一面素領域を示す平面図であり、図5は、そのB-b断面図である。透明基板9の表面側にはソース線2、ゲート線1が格子状に配置されて透明画素電極3にそって窓開パターンのブラックマトリクス遮光層8が配置されている。ここで薄膜トランジスタ7は、多結晶シリコン膜10を能動領域とし、ゲート絶縁膜11で隔てられたゲート電極5はゲート線1に導電接続され、ソース電極4は、ソース線2と、ドレイン電極6は画素電極3とそれぞれ第1の層間絶縁膜12のスルーホールを介して導電接続される。遮光層8は、第2の層間絶縁膜13によりフローティング状態にある。

【0004】

【発明が解決しようとする課題】このようなアクティブマトリクス基板では、ブラックマトリクス8がフローティング状態にあるため、画素電極電位又は、ソース線電位又は、ゲート線電位から、容量結合により電位がふられるため、縦横方向に70ストークを発生しやすいばかりか、画素電極の一部が、遮光層8により遮へい状態にあるため有効な液晶駆動領域が狭い、またパネル組立によるアライメント精度において、アクティブマトリクス基板側にブラックマトリクスを設けたことは、マージンを増加させているが、更に開口率の向上を考える場合、ブラックマトリクスの幅を狭める必要がある。図5によれば、ソース線2と画素電極3が同一平面上にあるため、両者の間隔にも限界がある。図6、図7は、ソース線2と画素電極3の間に層間絶縁膜をはさんで、両者の間隔を減らし、開口率の向上を試みた平面図及びそのC-c断面図である。図7によれば、ソース線2上には、第2の層間絶縁膜13があり、ソース線2と画素電極3は、絶縁分離されている。したがって画素電極3はソース線2の上方まで配置できるため、第3の層間絶縁膜14の上の遮光性ブラックマトリクス8の幅は図5より狭くでき開口率の向上が実現できる。

【0005】しかし、この構造においては、ソース線2と画素電極3が接近するために、容量結合により、ソース線電位の変化が画素電位に影響を与え、パネルの上下方向での電圧-透過率特性のむらや、クロストークの発生が図4、図5の場合よりさらに顕在化する。

【0006】一方、画素ピッチの高精細化により一面素の保持容量は液晶がつくる容量では不足になり、一面素毎に負荷容量が必要となる。この場合、前段のゲート線とで画素付加容量を構成する方式や新たな容量線を画素領域の一部に設ける蓄積容量方式があるが著しい開口率の低下を招き、十分な保持容量を確保することは、困難である。

【0007】以上の問題点を鑑みて、本発明の課題は、

50

3

クロストークがなく、高開口率でしかも、表示品質や信頼性を犠牲とすることなく高解像度の液晶表示装置を実現することにある。

【0008】

【課題を解決するための手段】上記課題を解決するために用いた手段は、複数本のソース線と複数本のゲート線により格子状に区画形成され、前記データ線およびゲート線に導電接続するソース及びゲートを備える薄膜トランジスタと、前記薄膜トランジスタのドレインに導電接続する画素電極とを有するアクティブマトリクス基板と前記基板に平行配置する対向基板に液晶を挟持してなる液晶表示装置において、少なくとも前記ソース線の大部分を層間絶縁膜Aを介して被覆する配線層を形成し、特定電位を印加すると共に、前記配線層を層間絶縁膜Bで被覆し、その上に画素電極の一部を重ねて形成し、前記配線層として保持容量を形成することである。

【0009】

【作用】本発明の液晶表示装置は、ブラックマトリクスをアクティブマトリクス基板上に配置するが、画素電極による表示に悪影響を与えないように、ブラックマトリクスを特定電位にするとともに、画素電極層よりも絶縁膜層Bを介して下側に配置する。また、画素電極とソース線の容量結合による上下方向の電圧一透過率むらおよびクロストークをなくす目的で、ブラックマトリクスにより、絶縁膜層Aを介してソース線をシールドする。一方、ブラックマトリクス上の絶縁膜Bにより画素電極毎に蓄積容量を形成するものである。

【0010】

【実施例】本発明の第1の実施例を、図1、図2を参照にして説明する。

【0011】図1は、液晶表示装置のマトリクスアレイの一部を示す平面図、図2は、そのA-a線における断面図である。ここで図6、図7に示した液晶表示装置の各部分と対応する機能を有する部分については同符号を付してある。

【0012】製造工程順に説明すると以下の如くである。統計絶縁基板9上に多結晶シリコン薄膜10を堆積し、パターニング後、ゲート絶縁膜11、多結晶シリコン薄膜を連続して堆積する。次に高温度の不純物リンをドーピングしてN型の低抵抗配線にしたのち、パターニングしてゲート電極5を形成する。ゲート電極をマスクしてイオン打ち込みによって、ソース・ドレイン領域4、6を形成する。次に第1の層間絶縁膜12を堆積し、アニールしたのち、ソース領域4上にスルーホールを形成する。Al合金薄膜を堆積し、ソース線2をパターン形成する。続いて第2の層間絶縁膜13（層間絶縁膜A）と、遮光膜を連続して堆積し遮光膜をパターニングしてブラックマトリクス8を形成する。ブラックマトリクスは、少なくともソース線上をおおうようにする。（ソース線幅よりも2μm以上太くする）と、ソース線からの

(03)

特開平7-128685

4

電界漏れが軽減し、ソース線と画素電極の容量結合成分が軽減するため、クロストークや上下方向の電圧一透過率特性むらが緩和される。次に第3の層間絶縁膜（層間絶縁膜B）を形成してからゲート絶縁膜、第1〜3層間絶縁膜にスルーホールを形成し、透明導電膜（ITO）を堆積し、画素電極3をパターン形成するとアクティブマトリクス基板ができあがる。画素電極3とブラックマトリクス8は部分的にオーバーラップする領域と確保することによって、この領域で層間絶縁膜Bにより蓄積容量を形成する。十分狭いオーバーラップ領域を用いて、十分な蓄積容量を確保するには、層間絶縁膜Bとして、誘電率の高い材料、または、導くとしても絶縁性の高い材料を選定すれば、有利である。前者を優先すれば、 Ta_2O_5 、 Al_2O_3 が考えられ、後者では、 SiO_2 、 Si_3N_4 が当たる。層間絶縁膜Bとしてピンホール欠陥の少ない膜として、ブラックマトリクス8の陽極酸化膜を用いると点欠陥対策となる。具体的には、ブラックマトリクス8としてB-Ta金属を3000Å堆積し、フレオンでドライエッチングしたあと、希クエン酸水溶液中にて、DCバイアス（20V印可の陽極酸化により、）2000Åの Ta_2O_5 を形成する。ブラックマトリクスは、連続パターンであり、その一部を基板周辺に取り出し、陽極とする。 Ta_2O_5 は、誘電率が約25であり、図1に示すような画素電極3とブラックマトリクスのオーバーラップ領域で十分な保持容量を確保でき、絶縁性も十分であった。また陽極酸化膜は、遮光膜パターンの上のみを選択的に形成されるため、画素電極側のスルーホールを形成する時に楽である。遮光膜としては、Al系の合金でも陽極酸化できるため同様の効果を得ることができる。ブラックマトリクス8は、フローティングとしないために、パネル周辺で特定電位に接続する必要があるが前述した、陽極酸化用端子を用いて直接外部へ接続してもよし、パネル周辺の上下導通端子（対向電極電位を与えるために対向基板とアクティブマトリクス基板を上下導通材を介して連結する領域）と連結してもよい。液晶に直流バイアスが印可されると劣化が起こり、表示品質が低下するため、ブラックマトリクスの印可電位は、対向電極電位が望ましい。

【0013】本発明では、ソース線2、又はゲート線1とブラックマトリクスが第1、第2の層間絶縁膜のピンホールでショートすると線欠陥となる可能性がある。ゲート線上は、第1、第2の層間絶縁膜があるため発生確率は低くなるがソース線上は第2の層間絶縁膜のみであるため、発生確率が高くなる。そこで遮光膜8を形成する前に、ソース線上の第2の層間絶縁膜のピンホールを埋める意味で、スチーム酸化を行って欠陥の防止を行った。また、遮光膜8を堆積する前に SiO_2 、 Ta_2O_5 の絶縁膜を堆積するのも効果があった。

【0014】図1、図2に対応する対向基板においては、ブラックマトリクス層を除去できるが、あっても何

10

20

30

40

50

(04)

特開平7-128685

5

等かまわれない。

【0015】また、表示領域周辺に駆動回路を内蔵するパネルにおいても上述の構造が可能であり、遮光膜の一部は、画素の薄膜トランジスタばかりか周辺駆動回路を遮光し、光による誤動作を防止することもできる。さらに表示領域の周辺に、遮光用の見切り枠を設けたい場合、前述の遮光膜の一部を用いればよい、この見切り枠については、特定電位に接続してもよいし、分離した孤立パターンとの連続配置でもよい。

【0016】図3は、第2の実施例を示す平面図であり、断面図は、図2とはほぼ同じなので省略する。本図は、ブラックマトリクス8がゲート線に沿って分割された構造になっている。この特徴は、ソース線2と画素電極3の容量結合の寄与の大きな部分のみを遮光膜8でおおい、できるだけソース線と遮光膜の容量を減らし、欠陥を軽減する意味もある。本図とは異なりブラックマトリクスをソース線に沿って分割する場合も同様である。本図の場合、ゲート線に沿って形成される遮光膜は、周辺でショートすれば、図1、図2と効果はまったく同じであるが、ゲート線にそった偶数段の集合と奇数段の集合をそれぞれ別電位に連結し、駆動すると、奇数ラインごとのフリッカーや電圧一過渡率特性のむらを改善することが可能となる。

【0017】もちろん、遮光膜の分離された領域からの漏れ光防止のために対向基板側に、遮光膜パターンをもうける必要がある。

【0018】また、単なるソース線・画素間の容量結合によるクロストークを防止するのであれば、遮光膜8とする配線層として透明導電膜を用いても同じである。しかし、この場合も対向基板側に遮光膜パターンを配置することが肝要である。

【0019】本発明図1～図3の薄膜トランジスタ7は、コプラナー構造の場合を示しているが、アモルファスシリコンによる逆スタガー構造の場合も同様に適用できる。又本発明の図は、モザイク配列の場合を示しているがデルタ配列の場合も同様に適用できる。

【0020】

【発明の効果】以上のとおり、本発明の液晶表示装置は、遮光性ブラックマトリクスをアクティブマトリクス基板上で、画素電極層とソース線層の間に層間絶縁膜を介して配置し、特定電位を印可することで、ソース線をシールドし、かつ、画素電極として蓄積容量を形成していることで以下の効果を奏する。

【0021】(1) 透明基板の表面側に、マトリクスアレイと共にブラックマトリクスも形成されているので、画素領域間の境界領域とブラックマトリクスとが高い精度で位置合わせ、ブラックマトリクスの幅にマージンを設ける必要がないので開口率を向上させることができる。

6

【0022】(2) ブラックマトリクスは、特定電位にあり、縦横のクロストークがなく、表示品質が向上する。特定電位を対向電極電位とする場合は信頼性が向上する。

【0023】(3) ソース線をブラックマトリクスがシールドしているため上下方向の電圧一過渡率特性むらや、クロストークが発生しにくい。

【0024】(4) 画素電極とブラックマトリクスの重なり部分で蓄積容量を形成するため画素電極パターンのアライメントが左右、上下方向にずれても、均等な蓄積容量を形成でき、フリッカー等の発生を防止できる。特にブラックマトリクスとしてTa膜を使用し、層間絶縁膜Bとして、TaO₅ Ta膜の陽極酸化等で形成する場合、ピンホールによる欠陥が無いばかりか狭い面積で大きな蓄積容量を形成でき、開口率の向上がはかれる。

【0025】(5) ブラックマトリクスを行列方向に分離した構造にし、偶数ライン毎に、特定電位を印可して駆動することで、ラインむらを軽減できる。

【0026】(6) 表示エリア周辺に、遮光用の見切り枠を、ブラックマトリクスと同一材料で同時に形成できる。

【図面の簡単な説明】

【図1】本発明の実施例1に係わる液晶表示装置のマトリクスアレイの一部を示す平面図。

【図2】図1のA-a線における断面図。

【図3】本発明の実施例2に係わる液晶表示装置のマトリクスアレイの一部を示す平面図。

【図4】従来の液晶表示装置のマトリクスアレイの一部を示す平面図。

【図5】図4のB-b線における断面図。

【図6】もうひとつの従来の液晶表示装置のマトリクスアレイの一部を示す平面図。

【図7】図6のC-c線における断面図。

【符号の説明】

- 1・・・ゲート線
- 2・・・ソース線
- 3・・・画素電極
- 4・・・ソース電極(領域)
- 5・・・ゲート電極
- 6・・・ドレイン電極(領域)
- 7・・・薄膜トランジスタ
- 8・・・遮光膜(ブラックマトリクス)
- 9・・・透明絶縁膜基板
- 10・・・多結晶シリコン膜
- 11・・・ゲート絶縁膜
- 12・・・第1の層間絶縁膜
- 13・・・第2の層間絶縁膜(層間絶縁膜A)
- 14・・・第3の層間絶縁膜(層間絶縁膜B)

10

20

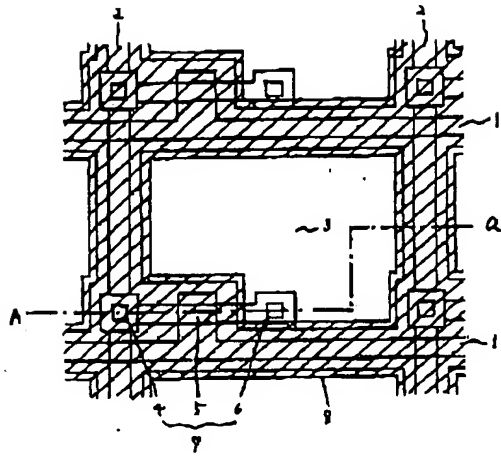
30

40

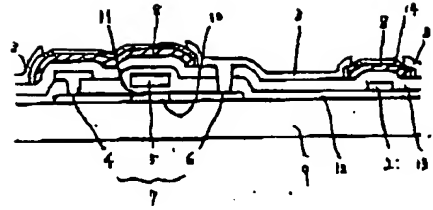
(05)

特 平 7-128685

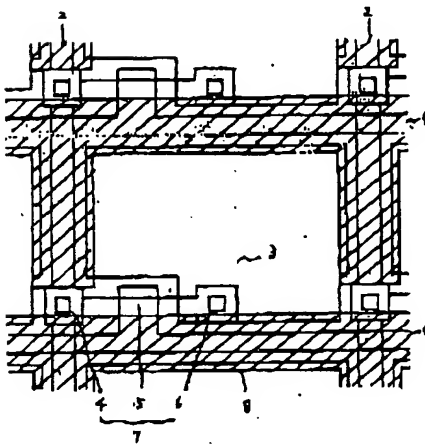
【图1】



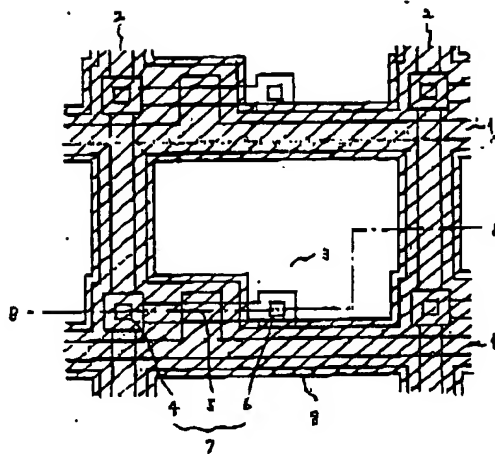
【图2】



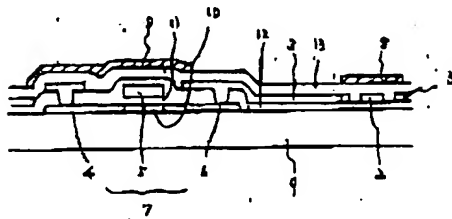
【图3】



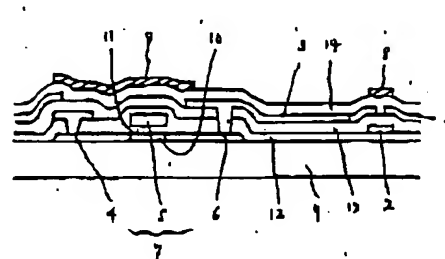
【图4】



【图5】



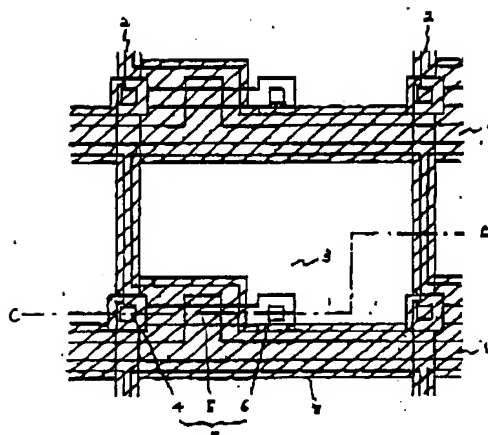
【图7】



(6)

特開平7-128685

【図6】



特開平 7-128685

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第2区分
 【発行日】平成11年(1999)11月5日

【公開番号】特開平 7-128685
 【公開日】平成7年(1995)5月19日
 【年通号数】公開特許公報 7-1287
 【出願番号】特願平 5-275732
 【国際特許分類第8版】

G02F 1/136 500
 1/133 550
 1/1335

H01L 29/786

【F1】

G02F 1/136 500
 1/133 550
 1/1335

H01L 29/78 311 A

【手続補正書】

【提出日】平成11年3月8日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 複数のソース線と、複数のゲート線と、前記ソース線と前記ゲート線に接続された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、前記ソース線上に第1層間絶縁膜を介して透光膜が配置されてなり、前記画素電極は前記透光膜上に第2層間絶縁膜を介して重なるように配置されてなることを特徴とする液晶表示装置。

【請求項2】 前記第2層間絶縁膜は、前記透光膜の酸化膜からなることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】 前記画素電極に液晶を挟んで対向配置された対向電極を有し、前記透光膜には対向電極電位と同一の電位が供給されてなることを特徴とする請求項1又は2に記載の液晶表示装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】

【課題を解決するための手段】上記課題を解決するために、本発明は、複数のソース線と、複数のゲート線と、前記ソース線と前記ゲート線に接続された薄膜トランジ

スタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、前記ソース線上に第1層間絶縁膜を介して透光膜が配置されてなり、前記画素電極は前記透光膜上に第2層間絶縁膜を介して重なるように配置されてなることを特徴とする。本発明は、前記第2層間絶縁膜は、前記透光膜の酸化膜からなることを特徴とする。本発明は、前記画素電極に液晶を挟んで対向配置された対向電極を有し、前記透光膜には対向電極電位と同一の電位が供給されてなることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【作用】本発明の液晶表示装置は、画素電極よりも第2層間絶縁膜層を介して下側に透光膜を配置する。また、画素電極とソース線の容量結合による上下方向の電圧一透過率むらおよびクロストークをなくす目的で、透光膜により、第1層間絶縁膜を介してソース線をシールドする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】製造工程順に説明すると以下の如くである。

透光絶縁基板9上に多結晶シリコン薄膜10を堆積し、パターニング後、ゲート絶縁膜11、多結晶シリコン薄膜を連続して堆積する。次に高濃度の不純物リンをド

特開平7-128685

ープしてN型の低抵抗配線にしたのち、パターニングしてゲート電極5を形成する。ゲート電極をマスクしてイオン打ち込みによって、ソース・ドレイン領域4、6を形成する。次に第1の層間絶縁膜12を堆積し、アニールしたのち、ソース領域4上にスルーホールを形成する。A1合金薄膜を堆積し、ソース線2をパターン形成する。続いて第2の層間絶縁膜13（層間絶縁膜A）と、透光膜を連続で堆積し透光膜をパターニングしてブラックマトリクス8を形成する。ブラックマトリクスは、少なくともソース線上をおおるようにする。（ソース線幅よりも2 μ m以上太くする）と、ソース線からの電界漏れが軽減し、ソース線と画素電極の容量結合成分が軽減するため、クロストークや上下方向の電圧-透過率特性むらが緩和される。次に第3の層間絶縁膜（層間絶縁膜B）を形成してからゲート絶縁膜、第1～3層間絶縁膜にスルーホールを形成し、透明導電膜（ITO）を堆積し、画素電極3をパターン形成するとアクティブマトリクス基板ができあがる。画素電極3とブラックマトリクス8は部分的にオーバーラップする領域を確保することによって、この領域で層間絶縁膜Bにより蓄積容量を形成する。十分狭いオーバーラップ領域を用いて、十分な蓄積容量を確保するには、層間絶縁膜Bとして、誘電率の高い材料、または、薄くしても絶縁性の高い材料を選定すれば、有利である。前者を優先すれば、 Ta_2O_5 、 Al_2O_3 が考えられ、後者では、 SiO_2 、 Si_3N_4 が当たる。層間絶縁膜Bとしてピンホール欠陥の少ない膜として、ブラックマトリクス8の陽極酸化膜を用いると点欠陥対策となる。具体的には、ブラックマトリクス8として β - Ta 金属を3000オングストローム堆積し、フロンでドライエッチングしたあと、希クエン酸水溶液中にて、DCバイアス（20V印可の陽極酸化により、）2000オングストロームの Ta_2O_5 を形成する。ブラックマトリクスは、連続パターンであり、その一部を基板周辺に取り出し、陽極とする、 Ta_2O_5 は、誘電率が約25であり、図1に示すような画素電極3とブラックマトリクスのオーバーラップ領域で十分な保持容量を確保でき、絶縁性も十分であった。また陽極酸化膜は、透光膜パターンの上のみに選択的に形成されるため、画素電極側のスルーホールを形成する時に楽である。透光膜としては、A1系の合金でも陽極酸化できるため同様の効果を得ることができる。ブラックマトリクス8は、フローティングとしないために、パネル周辺で特定電位に接続する必要があるが前述した、陽極酸化用端子を用いて直接外部へ接続してもよいし、パネル周辺の上下導通端子（対向電極電位を与えるために対向基板とアクティブマトリクス基板を上下導通材を介して連結する領域）と連結してもよい。液晶に直流バイアスが印加されると劣化が起り、表示品質が低下するため、ブラックマトリクスの印加電位は、対向電極電位が望ましい。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】本発明では、ソース線2、又はゲート線1とブラックマトリクスが第1、第2の層間絶縁膜のピンホールでショートすると欠陥となる可能性がある。ゲート線上は、第1、第2の層間絶縁膜があるため発生確率は低くなるがソース線上は第2の層間絶縁膜のみであるため、発生確率が高くなる。そこで透光膜8を形成する前に、ソース線上の第2の層間絶縁膜のピンホールを埋める意味で、スチーム酸化を行って欠陥の防止を行った。また、透光膜8を堆積する前に SiO_2 、 Ta_2O_5 の絶縁膜を堆積するのも効果があった。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】図3は、第2の実施例を示す平面図であり、断面図は、図2とほぼ同じなので省略する。本図は、ブラックマトリクス8がゲート線に沿って分割された構造になっている。この特徴は、ソース線2と画素電極3の容量結合の寄与の大きな部分のみを透光膜8でおおい、できるだけソース線と透光膜の容量を減らし、欠陥を軽減する意味もある。本図とは異なりブラックマトリクスをソース線に沿って分割する場合も同様である。本図の場合、ゲート線に沿って形成される透光膜は、周辺でショートすれば、図1、図2と効果はまったく同じであるが、ゲート線にそった偶数段の集合と奇数段の集合をそれぞれ別電位に連結し、駆動すると、奇数ラインごとのフリッカーや電圧-透過率特性のむらを改善することが可能となる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正内容】

【0020】

【発明の効果】以上のとおり、本発明の液晶表示装置は、透光膜をアクティブマトリクス基板上で、画素電極層とソース線層の間に層間絶縁膜を介して配置することで、ソース線をシールドしているので、以下の効果を奏する。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

特開平7-128685

【0021】(1) 透明基板の表面側に、マトリクスアレイと共にブラックマトリクスも形成されているので、画素領域間の境界領域とブラックマトリクスとの高い精度での位置合わせ、更にブラックマトリクスの幅にマージンを設ける必要がないので開口率を向上させることができる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正内容】

【0022】(5) ソース線を遮光膜がシールドしているため上下方向の電圧-透過率特性むらや、クロストークが発生しにくい。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】削除

This Page Blank (uspto)